

Problema 9

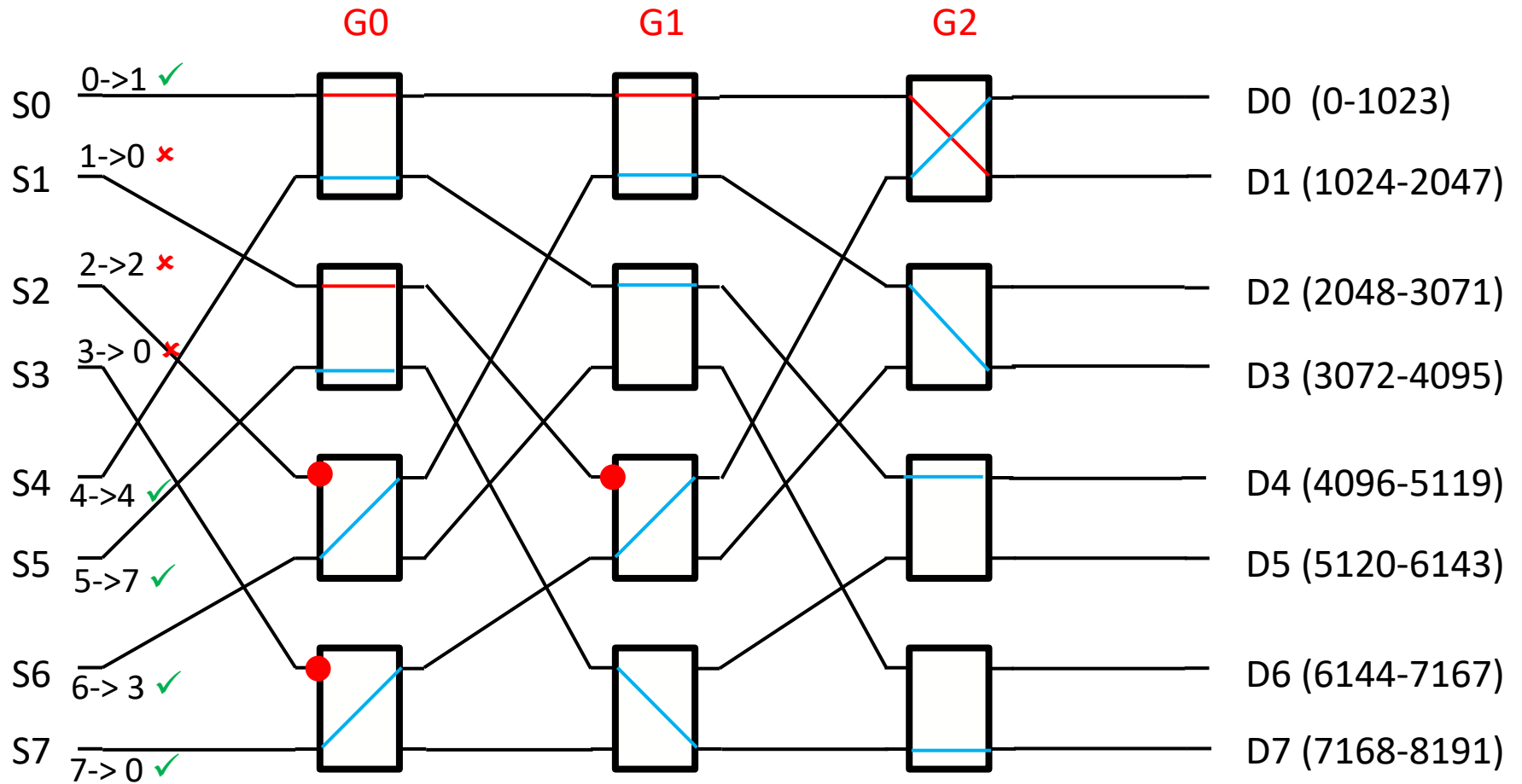
Ciclo	P0	P1	P2	P3	P4	P5	P6	P7
Intento 1	Dir: 1025 Con: 0->1	100 1->0	3000 2->2	0 3->0	5020 4->4	7800 5->7	4000 6->3	670 7->0
Exitos 1	✓	✗	✗	✗	✓	✓	✓	✓
Intento 2	Dir: 2048 Con: 0->2	100 1->0	3000 2->2	0 3->0			4001 6->3	
Exitos 2	✗	✗	✗	✓			✓	
Intento 3	Dir: 2048 Con: 0->2	100 1->0	3000 2->2	1 3->0				
Exitos 3	✗	✗	✓	✓				
Intento 4	Dir: 2048 Con: 0->2	100 1->0		2 3->0				
Exitos 4	✓	✗		✓				
Intento 5	Dir: 8000 Con: 0->7	100 1->0						
Exitos 5	✓	✓						
Intento 6		2500 1->2						
Exitos 6		✓						
Intento 7		7500 1->7						
Exitos 7		✓						

Problema 9

Ciclo de acceso 1

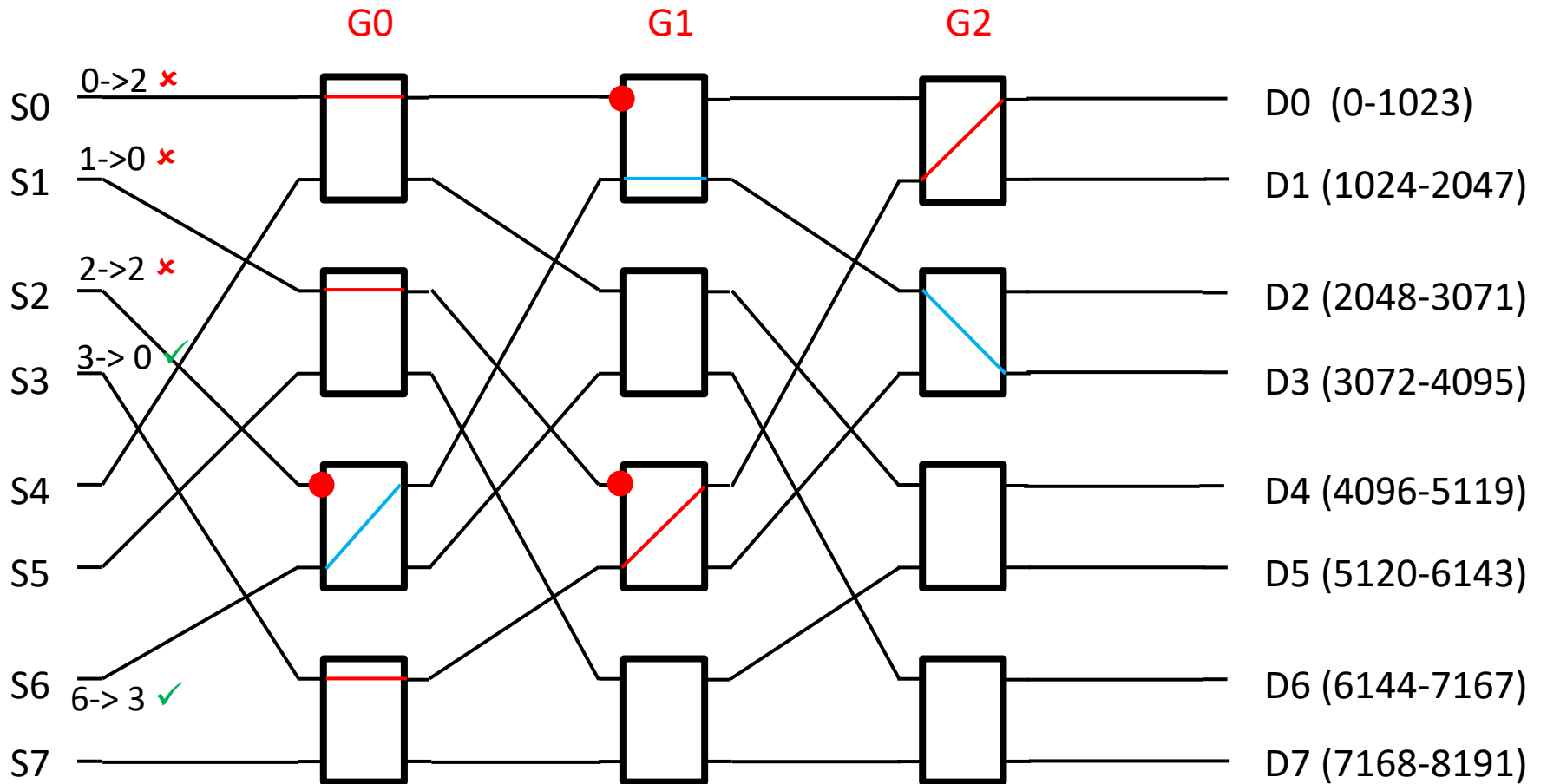
Trazamos primero los caminos que tienen prioridad (entrada 1 de cada conmutador) en color azul.

A continuación los que no tienen prioridad hasta donde son compatibles con los anteriores, en rojo



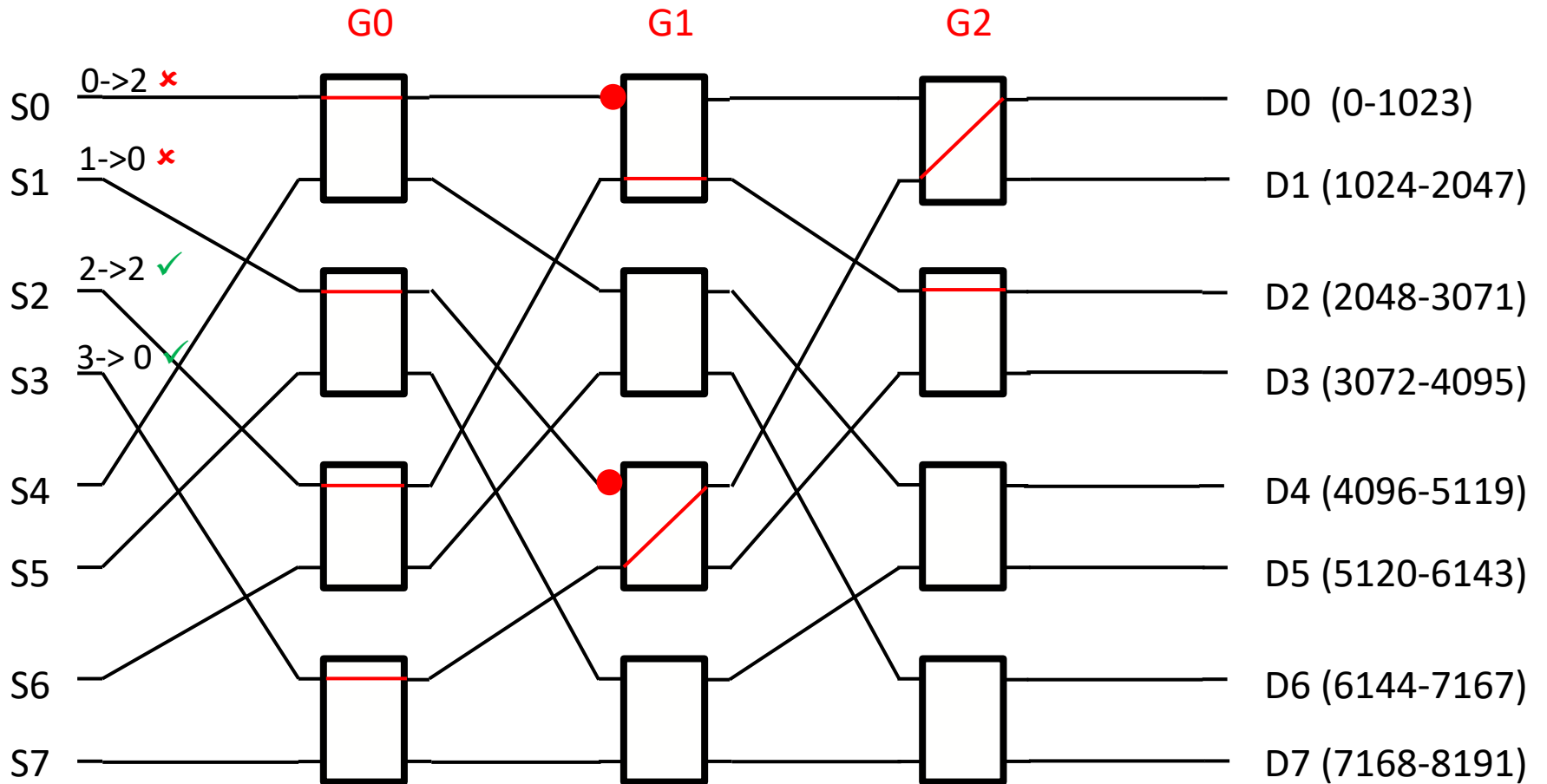
Problema 9

Ciclo de acceso 2



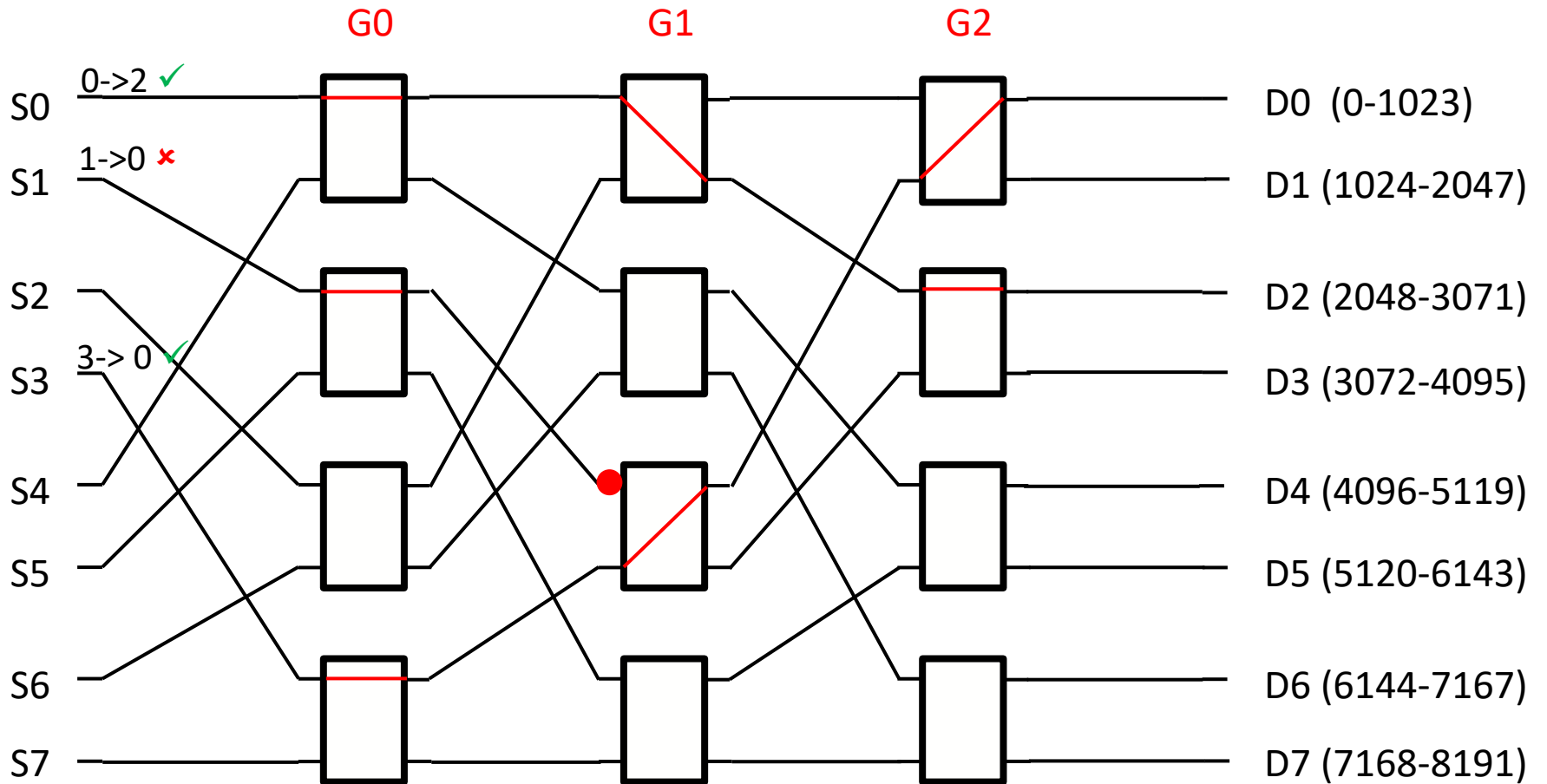
Problema 9

Ciclo de acceso 3



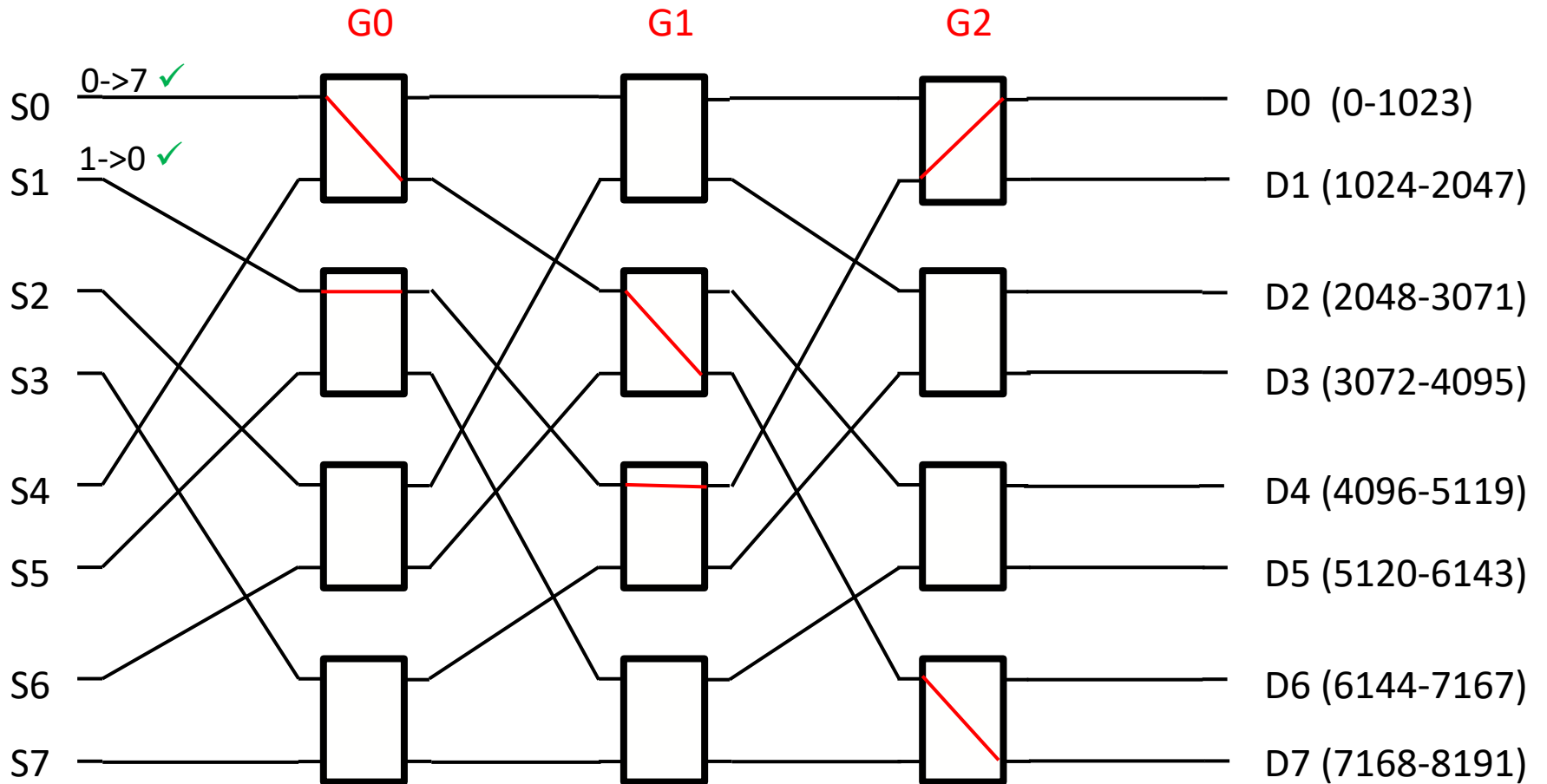
Problema 9

Ciclo de acceso 4



Problema 9

Ciclo de acceso 5



Problema 9

a) $T_{RC} = 0,5 \text{ ns}$ $T_{mem} = 2 \text{ ns}$ $T_{com} = N^{\circ} \text{ de etapas} \times T_{RC} = 3 \times 0,5 = 1,5 \text{ ns}$

$$T_{ciclo} = 2 \times T_{com} + T_{mem} = 2 \times 1,5 + 2 = 5 \text{ ns}$$

Tiempo total para cada procesador = (nº ciclos P_i) \times T_{ciclo}

P0: $T_{total} = 5 \times 5 = 25 \text{ ns}$

P1: $T_{total} = 7 \times 5 = 35 \text{ ns}$

P2: $T_{total} = 3 \times 5 = 15 \text{ ns}$

.....

.....

Caso más lento P1: 35 ns

Problema 9 (Con Crossbar. En accesos a mismo destino se anulan las operaciones procedentes de puertos inferiores)

Ciclo	P0	P1	P2	P3	P4	P5	P6	P7
Intento 1	Direc: 1025 Conex: 0->1	100 1->0	3000 2->2	0 3->0	5020 4->4	7800 5->7	4000 6->3	670 7->0
Exitos 1	✓	✗	✓	✗	✓	✓	✓	✓
Intento 2	Direc: 2048 Conex: 0->2	100 1->0		0 3->0			4001 6->3	
Exitos 2	✓	✗		✓			✓	
Intento 3	Dir: 8000 Con: 0->7	100 1->0		1 3->0				
Exitos 3	✓	✗		✓				
Intento 4		100 1->0		2 3->0				
Exitos 4		✗		✓				
Intento 5		100 1->0						
Exitos 5		✓						
Intento 6		2500 1->2						
Exitos 6		✓						
Intento 7		7500 1->7						
Exitos 7		✓						

Problema 9

b) Con un Crossbar.

$$T_{\text{ciclo}} = 2 \times T_{\text{com}} + T_{\text{mem}} = 2 \times (4 \times 0,5) + 2 = 6 \text{ ns}$$

El Xbar tiene conectividad total, pero en un ciclo no puede haber varios procesadores accediendo a un mismo módulo de memoria. La transparencia anterior muestra el secuenciamiento de accesos, suponiendo que en caso de conflicto, la política de prioridades anula, igual que en el apartado a), las peticiones procedentes de las entradas con los números inferiores.

Por ejemplo, en el ciclo 1, P1, P3 y P7 intentan acceder al Módulo 0, pero solo P7 lo consigue.

Como muestra la tabla, con esta política de prioridades, hacen falta 7 ciclos. Con otras políticas el nº de ciclos puede variar (ver transp. siguiente). Luego:

$$T_{\text{total}} = 7 \times 6 = 42 \text{ ns} \quad \text{Speedup} = 35/42 = 0,83$$

Es decir, la velocidad no mejora, sino que empeora.

c) Posterga durante mucho tiempo los accesos de algunos procesadores. Vía de solución: alternar la política de prioridades.

Problema 9 (Con Crossbar. Solución alternativa con diferente política de prioridades. En accesos a mismo destino se anulan las operaciones procedentes de puertos **superiores**)

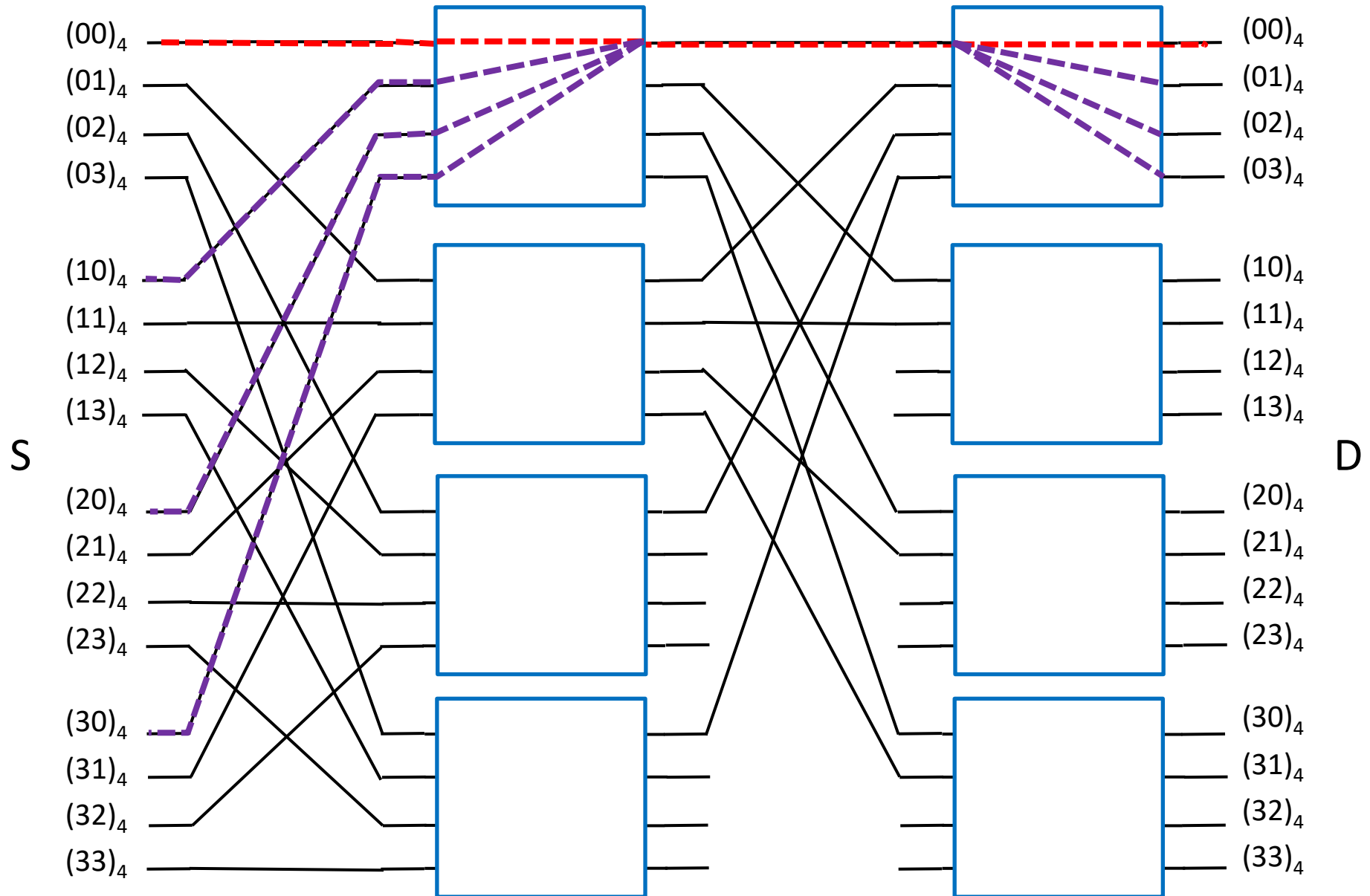
Ciclo	P0	P1	P2	P3	P4	P5	P6	P7
Intento 1	Direc: 1025 Conex: 0->1	100 1->0	3000 2->2	0 3->0	5020 4->4	7800 5->7	4000 6->3	670 7->0
Exitos 1	✓	✓	✓	✗	✓	✓	✓	✗
Intento 2	Direc: 2048 Conex: 0->2	2500 1->2		0 3->0			4001 6->3	670 7->0
Exitos 2	✓	✗		✓			✓	✗
Intento 3	Dir: 8000 Con: 0->7	2500 1->2		1 3->0				670 7->0
Exitos 3	✓	✓		✓				✗
Intento 4		7500 1->7		2 3->0				670 7->0
Exitos 4		✓		✓				✗
Intento 5								670 7->0
Exitos 5								✓

En este caso solamente son necesarios 5 ciclos

Problema 11 Preliminares: Conexiones bloqueadas al conectar $0 \rightarrow 0$, si los conmutadores fueran Xbar

Quedarían bloqueadas las conexiones de (S4,S8 o S12) y con (D1,D2 o D3).

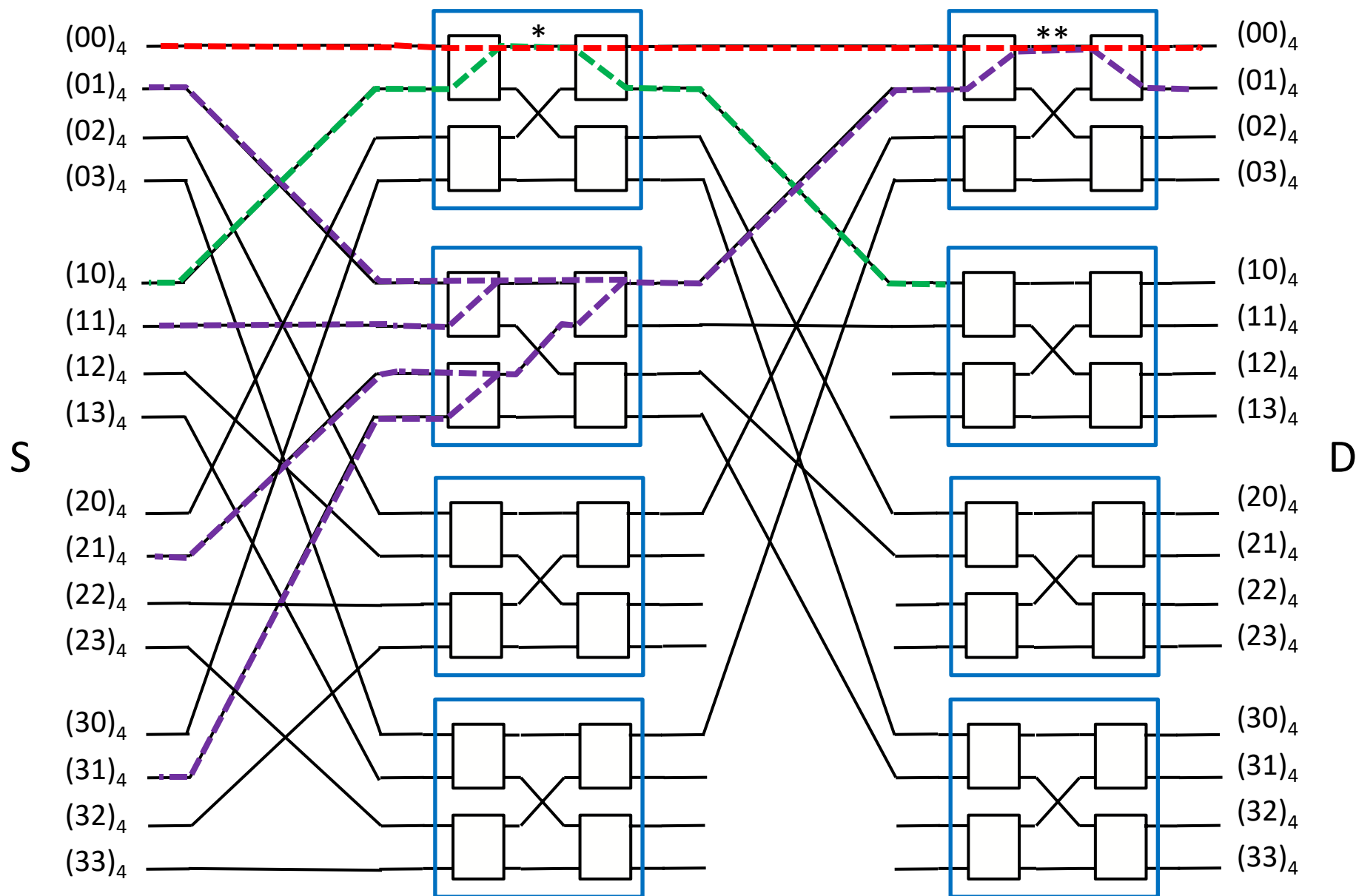
Pero...¿qué ocurre si los conmutadores están implement. con β que usa conmut. de grado 2?



Problema 11 Línea roja. Las conexiones internas * y ** quedan ocupadas al conectar $0 \rightarrow 0$

Línea verde. Conexiones bloqueadas por el uso de *: S4 con D4, D5, D6 y D7

Línea morada. Conexiones bloqueadas por el uso de **: S1, S5, S9 y S13 con D1



Problema 12

Red Omega de 16 entradas

Tamaño mensaje: $n=128$ bits; Ancho de banda: $B= 1\text{GB/s} = 8 \times 10^9$ bits/s

Retardo conmutador grado 2: $\Delta_2 = 4 \times 10^{-9}$ s ; Retardo conmutador grado 4: $\Delta_4 = 6 \times 10^{-9}$ s

Con conmutadores de grado 2 => N° etapas (hops): $h=4$

Con cut-through: $T_{CT2} = h \Delta_2 + n/B = 4 \times 4 \times 10^{-9} \text{ s} + (128 \text{ bits} / 8 \times 10^9 \text{ bits/s}) = 32 \times 10^{-9} \text{ s} = 32 \text{ ns}$

Con store-and-forward: $T_{SF2} = h (\Delta_2 + n/B) = 4 \times [4 \times 10^{-9} + (128 / 8 \times 10^9)] = 80 \text{ ns}$

Con conmutadores de grado 4 => N° etapas: $h=2$

Con cut-through: $T_{CT4} = h \Delta_4 + n/B = 2 \times 6 \times 10^{-9} + (128 / 8 \times 10^9) = 28 \text{ ns}$

Con store-and-forward: $T_{SF4} = h (\Delta_4 + n/B) = 2 \times [6 \times 10^{-9} + (128 / 8 \times 10^9)] = 44 \text{ ns}$

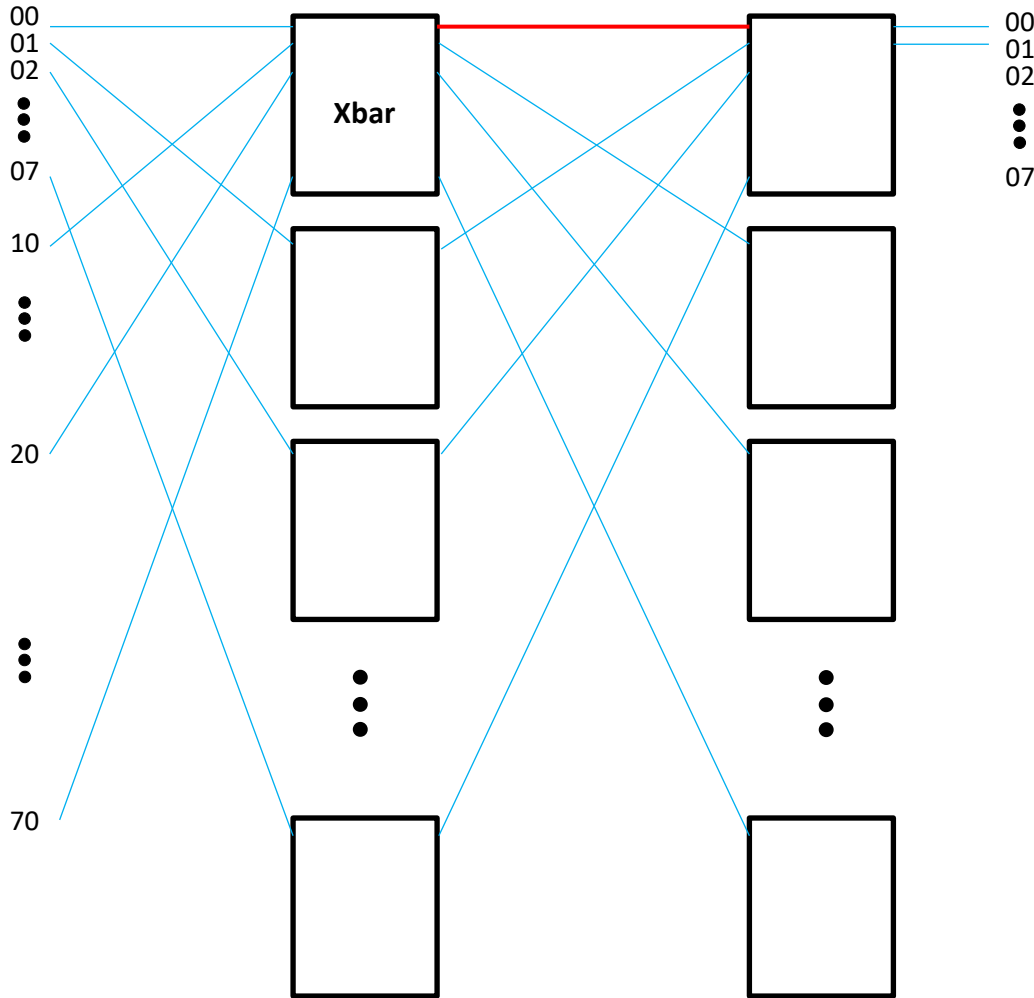
Análisis:

- La opción más rápida es CT4.
- Se observa que con CT el n° de etapas de la red no influye excesivamente.
- Sin embargo, con SF el n° de etapas es muy determinante.

Problema 13

$N = 64$; Base $k = 8$; $N = k^n \rightarrow$ Nº etapas = $n = 2$

Red Omega: $C_0 = C_1 = \sigma$; $C_2 = I$; $\sigma(a,b) = (b,a)$ siendo $a,b \in \{0..7\}$



Al conectar $S_0 \rightarrow D_0$ queda bloqueada
cq comunicación que atraviese el
enlace rojo. Es decir, cq comunicación
que conecte las fuentes:

$S_8, S_{16}, \dots, S_{56}$

con los destinos:

D_0, D_1, \dots, D_7